

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**



(19)

(11) Publication number:

05227489 A

Generated Document

## PATENT ABSTRACTS OF JAPAN

(21) Application number: 04061357

(51) Intl. Cl.: H04N 5/335

(22) Application date: 14.02.92

(30) Priority:

(43) Date of application  
publication: 03.09.93(84) Designated  
contracting states:

(71) Applicant: SONY CORP

(72) Inventor: HAMAZAKI MASA HARU

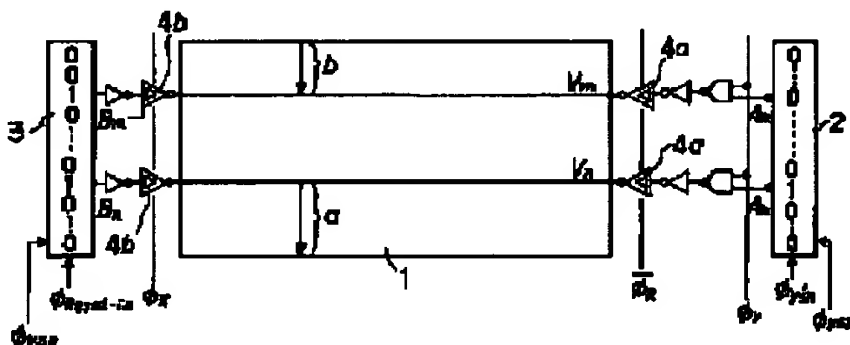
(74) Representative:

(54) SOLID STATE IMAGE  
PICKUP DEVICE

(57) Abstract:

**PURPOSE:** To read out the signals of a horizontal and a vertical lines to a vertical and a horizontal signal lines respectively by a vertical and a horizontal scanning circuits by providing an electronic shutter scanning means, and resetting the horizontal line distant from the horizontal line being read presently by a shutter time portion to a vertical scanning direction.

**CONSTITUTION:** When it becomes a period  $t_2$ ,  $\phi_{Hn}$  impressed to the input terminal of one side of each NAND circuit provided for every bit of the vertical scanning circuit 2 is turned to H, and only the voltage  $V_n$  of the selected horizontal line(n) is turned to H, and the other horizontal lines are turned from H to L. At that time, as for the signal of the electronic shutter scanning circuit 3, only the bits  $B_m$ ,  $B_n$  of the horizontal line to be reset and the horizontal line to be read out are H, and the others are L. The read-out of an n-th horizontal line is executed during this period  $t_2$ . During the period  $t_3$ , a reset pulse  $\phi_{Hn}$  is turned to H, and two horizontal lines are reset by the circuit 3. During the period  $t_4$ , the signal  $\phi_{Hn}$  is turned to L, and the dead state of the horizontal line (n) is read out. During the period  $t_5$ , the signals of the vertical scanning circuit 2 and the circuit 3 are shifted by one bit to a vertical direction, and during the periods  $t_6$  to  $t_8$ , the signal of the horizontal line (n+1) is read out.



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-227489

(43)公開日 平成5年(1993)9月3日

(51)Int.Cl.<sup>5</sup>

H 0 4 N 5/335

識別記号

庁内整理番号

F I

技術表示箇所

Q 4228-5C

E 4228-5C

審査請求 未請求 請求項の数3(全 8 頁)

(21)出願番号 特願平4-61357

(22)出願日 平成4年(1992)2月14日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 浜崎 正治

東京都品川区北品川6丁目7番35号 ソニー株式会社内

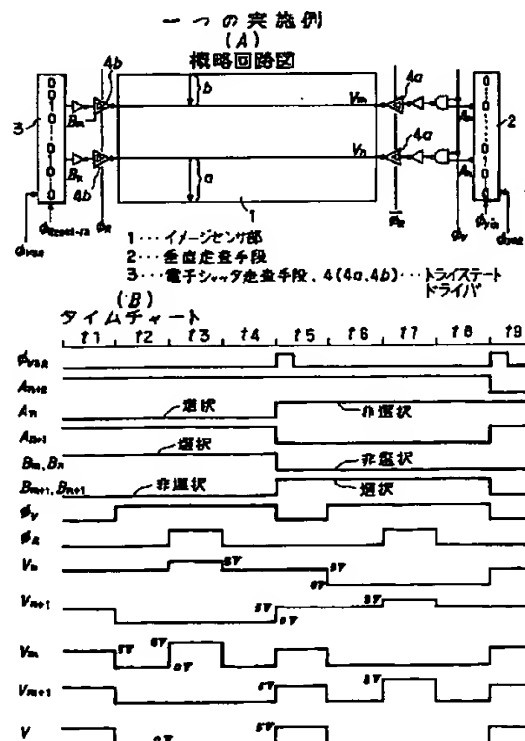
(74)代理人 弁理士 尾川 秀昭

(54)【発明の名称】 固体撮像装置

(57)【要約】

【目的】 イメージセンサ部からの一つの水平ラインを画素から信号を読み出しをするラインとして選択し、選択する水平ラインを順次切替える垂直走査により垂直信号線へ信号を読み出し、相関二重サンプリングしたうえで水平走査手段によりその水平ラインの画素の信号を一定の順序で水平信号線に読み出す固体撮像装置において、電子シャッタ機能を備えさせる。

【構成】 電子シャッタ走査手段を設けて現在読み出されている水平ラインとシャッタ時間分垂直走査方向に離開した水平ラインをリセットするようにする。



## 【特許請求の範囲】

【請求項1】 複数の画素が水平方向及び垂直方向にマトリックス状に二次元配置されたイメージセンサ部と、上記イメージセンサ部からの一つの水平ラインを画素からの信号の読み出しをするラインとして選択し、選択する水平ラインを順次切替える垂直走査手段と、上記垂直走査手段によって選択され垂直信号線に読み出されて一時的に記憶された水平ラインの各画素からの信号を一定の順序で読み出す水平走査手段と、

を少なくとも有する固体撮像装置であって、

上記垂直走査手段により現在選択されている水平ラインからシャッタ時間に対応した本数だけ垂直走査方向に離間した水平ラインを画素の信号をリセットするラインとして選択し、選択する水平ラインを上記垂直走査手段による切替速度と同じ速度で順次切替える電子シャッタ走査手段と、

設けたことを特徴とする固体撮像装置

【請求項2】 複数の画素が水平方向及び垂直方向にマトリックス状に二次元配置されたイメージセンサ部と上記イメージセンサ部から一つの水平ラインを画素からの信号の読み出しをするラインとして選択し、選択する水平ラインを順次切替える垂直走査手段と、

垂直信号線毎に設けられ、相関二重サンプリングにより画素からの信号を読み出して一時的に記憶する出力回路と、

上記出力回路に記憶された一水平ライン分の画素の信号を一定の順序で読み出す水平走査手段と、

上記垂直走査手段より現在選択されている水平ラインからシャッタ時間に対応した本数だけ垂直走査方向に離間した水平ラインを画素の信号をリセットするラインとして選択し、選択する水平ラインを上記垂直走査手段による切替速度と同じ速度で順次切替える電子シャッタ走査手段と、

を有する固体撮像装置であって、

上記垂直走査手段及び上記電子シャッタ走査手段と各水平ラインとの間にそれぞれ第1、第2及び第3の三種類のレベルの信号を出力し得るトライステートドライバを設けてなり、

上記各トライステートドライバは、水平ラインを選択しない場合には第1のレベルを、水平ラインを選択して読み出しをする場合には第2のレベルを、信号のリセットをする場合には第3のレベルを出力するようにされてなることを特徴とする固体撮像装置

【請求項3】 電子シャッタ走査手段は電子シャッタのためリセットする水平ラインを選択する信号と、現在垂直走査手段によって選択されている水平ラインを選択する信号をトライステートドライバへ出力しつつシフトするようにされていることを特徴とする請求項2記載の固体撮像装置

【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、固体撮像装置、特に複数の画素が水平方向及び垂直方向にマトリックス状に二次元配置されたイメージセンサ部と、該イメージセンサ部からの一つの水平ラインを画素から信号を読み出しをするラインとして選択し、選択する水平ラインを順次切替える垂直走査手段と、読み出された一水平ライン分の各画素の信号を一定の順序で読み出す水平走査手段を少なくとも有する固体撮像装置に関する。

## 10 【0002】

【従来の技術】 固体撮像装置として複数の画素が水平方向及び垂直方向にマトリックス状に二次元配置されたイメージセンサ部と、該イメージセンサ部から一つの水平ラインを画素からの信号の読み出しをするラインとして選択し、選択する水平ラインを順次切替える垂直走査回路と、読み出された一水平ライン分の各画素の信号を一定の順序で読み出す水平走査回路を少なくとも備え、該垂直走査回路によって選択された水平ラインの各画素の信号を各垂直信号線へ読み出し、相関二重サンプリング回路により雑音抑圧したうえで水平走査回路によって一水平ラインの信号を一定の順序で水平信号線に読み出すようにしたものがある。

【0003】 このような固体撮像装置は、画素から読み出した信号電荷そのものをシフトレジスタにより垂直方向にそして水平方向に転送するCCD型の固体撮像装置とは、信号の読み出し方が全く異なる。そして、CCD型の固体撮像装置には電子シャッタ機能を備えたものがあり、その電子シャッタの原理は、電荷蓄積期間内の一部の期間に信号電荷を捨てることにより実質的に電荷蓄積時間を短縮するというものである。

## 30 【0004】

【発明が解決しようとする課題】 ところで、電子シャッタ機能は、垂直走査回路によって選択された水平ラインの各画素の信号を各垂直信号線へ読み出し、各垂直信号線の信号を水平走査回路によって水平信号線に一定の順序で読み出すタイプの固体撮像装置にも備えることが要求されるが、CCD型固体撮像装置の電子シャッタの原理をそのまま利用することはできない。

【0005】 そこで、本発明は垂直走査手段によって選択された水平ラインの各画素の信号を各垂直信号線へ読み出し、各垂直信号線の信号を水平走査回路によって水平信号線に一定の順序で読み出すタイプの固体撮像装置に電子シャッタ機能を持たせることを目的とする。

## 【0006】

【課題を解決するための手段】 請求項1の固体撮像装置は、垂直走査手段により現在選択されている水平ラインからシャッタ時間に対応した本数だけ垂直走査方向に離間した水平ラインを画素の信号をリセットするラインとして選択し、選択する水平ラインを上記垂直走査手段による切替速度と同じ速度で順次切替える電子シャッタ走

査手段を設けたことを特徴とする。請求項2の固体撮像装置は、垂直走査手段及び電子シャッタ走査手段と各水平ラインとの間に第1、第2及び第3の三種類のレベルの信号を出力し得るトライステートドライバ（三値ドライバ）を設けたことを特徴とする。請求項3の固体撮像装置は、電子シャッタ走査手段は電子シャッタのためリセットする水平ラインを選択する信号と、現在垂直走査手段によって選択されている水平ラインを選択する信号とをトライステートドライバに出力するようにされていることを特徴とする。

#### 【0007】

【作用】請求項1の固体撮像装置によれば、現在読み出されている水平ラインよりもある時間後に読み出される水平ラインを電子シャッタ走査手段によりリセットすることができるので、その水平ラインについてはリセット後垂直走査回路により選択されて読み出されるまでの期間に画素に蓄積された信号が読み出されるようにできる。そして、リセットされる水平ラインは読み出される水平ラインの切換えと同じ速度で切換えて行く。従って、電子シャッタ機能を持つことができる。そして、シ

ャッタ期間は電子シャッタ手段によって読み出されている水平ラインと電子シャッタ走査手段によって読み出されている水平ラインとの間に存在する水平ラインの数によって決まる。

【0008】請求項2の固体撮像装置によれば、水平ラインが非選択の場合は例えば0Vの如き第1のレベル、水平ラインを読み出すために選択する場合は例えば5Vの如き第2のレベル、水平ラインをリセットすべく選択する場合は8Vの如き第3のレベルをトライステートドライバによって水平ラインに与えることができるので、読み出し、電子シャッタに不可欠な非選択、選択、リセット動作を支障なく行うことができる。即ち、画素の信号をリセットする場合、単に読み出す場合よりも振幅の大きな信号が必要となる場合が多く、この場合には、電子シャッタ走査手段や垂直走査手段の出力をそのまま水平ラインに印加しても二種類のレベルしか出力できないので正常動作が期待できない。しかるに、トライステートドライバを用いれば三種類のレベルを出力できるのでそれが可能になるのである。

【0009】請求項3の固体撮像装置によれば、電子シャッタ走査手段はリセットする水平ラインを選択する信号を出力するだけでなく、垂直走査手段によって読み出す水平ラインを選択する信号も出力するので、垂直走査手段によって選択された水平ラインの信号の相関二重サンプリングのためのリセットが電子シャッタ走査手段によって妨げられる虞はない。即ち、相関二重サンプリングには、画素からの信号を読み出して所定のクランプ電位にクランプする動作と、画素の信号をリセットして画素の信号を空（から）にする動作と、空の信号（ノイズ成分）を読み出すことによってクランプされていた電

位がどれだけ変化したかを検出する信号読み動作とが不可欠である。従って、必ずリセットする動作がなければ信号の読み出しができない。

【0010】ところで、仮に電子シャッタ走査手段が電子シャッタのためにリセットする水平ラインのみを指定する動作しかなかったとしたら、電子シャッタ走査手段によってそれ以外の水平ラインは第1のレベル、例えば0Vにされて垂直走査手段によるリセットが不可能になってしまうことになる。しかるに、請求項3の固体撮像装置によれば、電子シャッタ走査手段が電子シャッタのためにリセットする水平ラインだけでなく、垂直走査手段により読み出される水平ラインを選択する信号も出力するので、電子シャッタ走査手段によって垂直走査手段による信号読み出しのために必要なリセット動作が阻まれることを回避することができるのである。

#### 【0011】

【実施例】以下、本発明固体撮像装置を図示実施例に従って詳細に説明する。図1（A）、（B）は本発明固体撮像装置の一つの実施例を示すもので、（A）は概略回路図、（B）はタイムチャートである。1は複数の画素が水平方向及び垂直方向にマトリクス状に二次元配置されたイメージセンサ部、2は該イメージセンサ部からの一つの水平ラインを画素から信号を読み出しをするラインとして選択し、選択する水平ラインを順次切換える垂直走査回路で、シフトレジスタからなり、イメージセンサ部1の図1における右側に設けられている。

【0012】シフトレジスタからなる垂直走査回路2の各ビットの信号A1、A2、…はそれぞれナンド回路、インバータ及びトライステートドライバ4を介してイメージセンサ部1の各水平ラインに印加される。該垂直走査回路2は多数あるビットのうち現在読み出しのため選択する水平ライン（これを例えばn番目の水平ラインとする。）のビットのみが「1」となり、他のビットはすべて「0」である。そして、1H毎にその1となるビットが垂直方向にシフトする。 $\phi_{VSR}$ はシフト用クロックパルスである。 $\phi_V$ は上記各ナンド回路の垂直走査回路2からの信号を受ける入力端子と別の入力端子に印加された信号で、この信号 $\phi_V$ によって非選択水平ラインはすべて「ロウ」にされる。

【0013】3は垂直走査回路2により現在選択されている水平ラインからシャッタ時間に対応した本数だけ垂直走査方向に離間した水平ラインを画素の信号をリセットするラインとして選択し、選択する水平ラインを上記垂直走査回路2による切換速度と同じ速度で順次切換える電子シャッタ走査手段で、シフトレジスタからなり、イメージセンサ部1の図1における左側に設けられている。シフトレジスタからなる電子シャッタ走査回路3の各ビットの信号B1、B2、…はそれぞれインバータ及びトライステートドライバ4を介してイメージセンサ部1の各水平ラインに印加される。該電子シャッタ走査回

10

20

30

40

50

路3は多数あるビットのうち現在電子シャッタのためのリセットをすべく選択する水平ライン（これを例えばm番目の水平ラインとする。）のビットと、垂直走査回路2により読み出しのために選択されている水平ライン

（n番目の水平ライン）のビットが「1」になり、それ以外のビットが「0」になる。

【0014】垂直走査回路2により読み出しのために選択されている水平ライン（n番目の水平ライン）のビットをも「1」にするのは垂直走査回路2により選択された相関二重サンプリングのためのリセット動作を電子シャッタ走査回路3が阻むことがないようにするためである。この電子シャッタ走査回路3の「1」となる2つのビットは、1H毎に垂直方向に垂直走査回路2と同期して同じシフト速度でシフトする。垂直走査回路2に入力されたシフト用クロックパルス $\phi_{VSR}$ は電子シャッタ走査回路3にも入力される。

【0015】図2（A）、（B）はトライステートドライバ（三値ドライバ）4の一つの回路例を説明するためのもので、（A）は回路図、（B）はタイムチャートである。各トライステートドライバ4は5V（第2のレベル）の電源電圧を受ける部分4aと、8V（第3のレベル）の電源電圧を受ける部分4bからなり、各部分4a、4bの出力はそのトライステートドライバ4と対応する水平ラインに接続されている。

【0016】先ず、垂直走査回路2と水平ラインとの間に設けられた部分4aについて説明すると、pチャンネルMOSトランジスタQ1とnチャンネルMOSトランジスタQ2からなるCMOSインバータが本体で、これは5Vの電源電圧を受け、出力が水平ラインに接続されている。その5Vの電源端子とpチャンネルMOSトランジスタQ1のゲートとの間にリセットナロウ信号 $\phi_{RN}$ を反転した信号により制御されるpチャンネルMOSトランジスタQ3が接続されている。

【0017】また、nチャンネルMOSトランジスタQ2のゲートとアースとの間にはリセットナロウ信号 $\phi_{RN}$ によって制御されるnチャンネルMOSトランジスタQ4が接続されている。そして、CMOSインバータのMOSトランジスタQ1、Q2のゲートそれぞれにはリセットワイド信号 $\phi_{RW}$ 及びその反転信号により制御されるCMOSトランスファergeートを通じて入力信号が印加されるようになっている。ここで入力信号というのは具体的には垂直走査回路2からの信号Aを上記ナンド回路及びインバータに通して得た信号で、非選択の場合には「ハイ」、選択の場合「ロウ」である。尚、多数（1000以上）ある入力信号のうち1つのみが「ロウ」で、残りは全部「ハイ」になる。

【0018】次に、電子シャッタ走査回路3と水平ラインとの間に設けられた部分4bについて説明する、MOSトランジスタQ5とQ6とからなるCMOSインバータが本体で、これは8V（第3のレベル）の電源電圧を

受け、出力が水平ラインに接続されている。そして、その8Vの電源端子とpチャンネルMOSトランジスタQ3のゲートとの間にはリセットワイド信号により制御されるpチャンネルMOSトランジスタQ7が接続されており、nチャンネルMOSトランジスタQ4のゲートとアースの間にはリセットワイド信号 $\phi_{RW}$ の反転信号によって制御されるnチャンネルMOSトランジスタQ8が接続されている。

【0019】そして、CMOSインバータのMOSトランジスタQ3、4のゲートそれぞれにはリセットナロウ信号 $\phi_{RN}$ 及びその反転信号により制御されるCMOSトランスファergeートを介して入力信号が印加されるようになっている。尚、ここで入力信号というのは、具体的には電子シャッタ走査回路3からの信号Bをインバータに通して得た信号で、非選択の場合には「ハイ」であり、選択の場合「ロウ」である。従って、常に、多数ある入力信号のうち2つのみが「ロウ」で、残りはすべて「ハイ」である。

【0020】図2（B）に示すところのリセットナロウ信号 $\phi_{RN}$ 及びその反転信号と、リセットワイド信号 $\phi_{RW}$ 及びその反転信号とは、1つのリセット信号 $\phi_R$ （とその反転信号）に基づいてつくったもので、このようにリセットナロウ信号とリセットワイド信号をつくるのは、MOSトランジスタQ1、Q2、Q5、Q6の「ハイ」または「ロウ」になっているゲートをカットオフするときに、Q3、Q4、Q7、Q8に貫通電流が流れないようにするためである。

【0021】これについてQ6、Q8を例に採って説明すると次の通りである。MOSトランジスタQ6の「ハイ」になっていたゲートをMOSトランジスタQ8によって「ロウ」レベルにすると、CMOSトランスファergeートが若し一時的にオン状態になっているとそのゲート及びQ8に貫通電流が流れることになる。かかる貫通電流が1000以上あるトライステートドライバに一齐に流れると消費電流が無視できない程大きくなる。そこで、MOSトランジスタQ8がオンしている間は必ずCMOSトランスファergeートがオフするようにすべくQ8をリセットワイド信号の反転信号で、トランスファergeートをそれより狭いリセットナロウ信号の反転信号で制御するようにしたのである。

【0022】尚、トライステートドライバ4（4a、4b）は、基本的には、リセット信号 $\phi_R$ が「ロウ」のとき（リセット信号 $\phi_R$ の反転信号が「ハイ」のとき）は、4aの部分が活かされ、4bの部分が殺される（出力がフローティング状態になる）。具体的には、トライステートドライバ4の部分4aへの入力信号が「ロウ」のときには水平ラインが5Vになり、「ハイ」のときには水平ラインが0Vになる。逆に、リセット信号 $\phi_R$ が「ハイ」になると（リセット信号 $\phi_R$ の反転信号が「ロウ」になると）4aの部分が殺され（出力がフローティ

10

20

30

40

50

ング状態)、4bの部分が活きる。具体的には、部分4bへの入力信号が「ロウ」のとき(選択時)には水平ラインが8Vになり、「ハイ」のとき(非選択時)には水平ラインが0Vになる。

【0023】図3は垂直信号線へ読み出された信号を相關二重サンプリングによって読み出す出力回路部を示すもので、図3において、(図3中のQ1~Q8は図2中のQ1~Q8と無関係)Q1、Q2は $\phi_s$ 。到来時にノードN1(垂直信号線の出力点)をバイアスする(非到来時にはノードN1を拘束しない)ところの直列接続されたMOSトランジスタであり、Q1は信号 $\phi_s$ 。を受けるpチャンネルMOSトランジスタ、Q2はノードN1(垂直信号線の出力点)をバイアスするnチャンネルMOSトランジスタである。 $V_{GG1}$ はバイアス用電圧である。Q1とQ2は $\phi_s$ 。の到来時にノイズ除去用コンデンサCcを通してバッファBへの信号の伝送を許容する。該コンデンサCcの一端はQ1とQ2との接続点に接続されており、他端はバッファBの入力に接続されている。N2はバッファBの入力端子側のノードである。

【0024】Q3はクランプトランジスタで、クランプ指令信号 $\phi_{clp}$ を受けるとノードN2を所定のクランプ電圧 $V_{clp}$ にクランプする。Q4、Q5はサンプルホールド信号SH1、SH2により制御されてバッファBからの信号をサンプルホールド用コンデンサC1、C2に伝送するMOSトランジスタである。

【0025】具体的には、MOSトランジスタQ4はサンプルホールド信号SH1を受けてバッファBの出力信号をコンデンサC1に伝送する。MOSトランジスタQ5はサンプルホールド信号SH2を受けてバッファBの出力信号をコンデンサC2に伝送する。Q6、Q7は水平走査回路19からの水平走査信号 $\phi_k$ を受けてコンデンサC1、C2からの信号を読み出すMOSトランジスタ、Q8はコンデンサC1、C2をリセットするMOSトランジスタ、Q9はMOSトランジスタQ6、Q7と水平信号線との間に介在せしめられたソースホロアトランジスタである。Q10は水平信号線に接続されたMOSトランジスタである。尚、水平走査回路19の下部には水平走査信号 $\phi_k$ 、 $\phi_{k+1}$ のタイムチャートを示した。

【0026】ブランキング期間になると、先ず期間(t2)で垂直走査回路2によって選択された水平ライン例えばラインnの各画素の信号が一斉に垂直信号線に読み出され、次に、期間(t3)で $\phi_{clp}$ によってその信号がクランプされる。そして、期間(t4)で空の信号を一斉に読み出してコンデンサC1に蓄積する。

【0027】次に期間(t5)において選択ラインをnからn+1に切換え、その後(t6~t8)、水平ラインnの場合と同様に相關二重サンプリングにより信号を読み出してコンデンサC2に蓄積する。このコンデンサC1、C2に書き込まれた信号は水平走査期間中に水平

走査回路19により水平走査信号線に読み出される。そして、フィールド読み出しの場合にはそのコンデンサC1、C2の信号は混合して読み出される。

【0028】次に、図1(A)に示す固体撮像装置の概要図と図1(B)に示す水平ブランキング期間のタイムチャートに従って固体撮像装置の電子シャッタ機能について説明する。本固体撮像装置は基本的には、t2~t4において垂直走査回路2によってn番目の水平ラインを読み出し、電子シャッタ走査回路3によってm番目の水平ラインをリセットする。そして、t6~t8においてn+1番目の水平ラインを読み出し、電子シャッタ走査回路3によってm+1番目の水平ラインのリセットをする。

【0029】具体的に説明すると、期間t2になると垂直走査回路2の各ビット毎に設けられた各ナンド回路の一方の入力端子に印加されている $\phi_v$ が「ハイ」になり、その結果、選択水平ラインnの電圧 $V_n$ のみ「ハイ」を保つのがそれ以外の水平ラインはすべて「ハイ」から「ロウ」になる。尚、垂直走査回路2の各ビットの信号Aは負論理であり、 $A_n$ のみ「ロウ」で他のAは「ハイ」である。このとき、電子シャッタ走査回路3の信号(正論理)は、リセットする水平ラインと読み出す水平ラインのビット( $B_m$ 、 $B_n$ )のみが「ハイ」で、他のビットは「ロウ」である。

【0030】この期間t2に前述の通りn番目の水平ラインの信号の読み出しが行われる。これは謂わば相關二重サンプリングのための第1の動作である。次に、期間t3になると、リセットパルス $\phi_R$ が「ハイ」になる。するとトライステートドライバ4の垂直走査回路2側の部分4aが完全に殺され、電子シャッタ走査回路3側の部分4bが活きた状態になる。その結果、電子シャッタ走査回路3によって選択されている2つの水平ラインnとmの電圧 $V_n$ 、 $V_m$ が8Vに高められ、2つの水平ラインでリセットが行われる。水平ラインnでのリセットは相關二重サンプリングのためのものであり、水平ラインmでのリセットは電子シャッタのためのリセットである。即ち、相關二重サンプリングのためのリセットと電子シャッタのためのリセットを同じタイミングで行う。

【0031】次に、期間t4になると、リセット信号 $\phi_R$ は「ロウ」になり、トライステートドライバ4の電子シャッタ走査回路3側の部分4bは死に、垂直走査回路2側の部分4aが活きた状態になり、水平ラインnの空の状態が読み出される。期間t5になると、シフトレジスタからなる垂直走査回路2及び電子シャッタ走査回路3の信号が垂直方向に1ビットシフトされる。そして、期間t6~t8において水平ラインn+1の信号の相關二重サンプリングによる読み出しと、水平ラインm+1の信号のリセットが行われる。

【0032】このような固体撮像装置によれば、先ず第1に、現在読み出されている水平ライン(n、n+1)

10

20

30

40

50

よりもある時間後で読み出される水平ライン ( $m, m+1$ ) を電子シャッタ走査回路3によりリセットすることができるので、リセット後垂直走査回路2に読み出されるまでの期間に画素に蓄積された信号が読み出されるようにできる。そして、シャッタ時間は電子シャッタ走査回路3によって読み出されている水平ラインと電子シャッタ走査回路3によって読み出されている水平ラインとの間に存在する水平ラインの数によって決まる。即ち、図1におけるaの部分とbの部分に存在する本数がシャッタ時間と比例し、この本数が少ない程シャッタ時間が短くなる。

【0033】第2に、垂直走査回路2及び電子シャッタ走査回路3と、各水平ラインとの間にトライステートドライバ4を設けたので、非選択の場合は0Vを出力し、選択の場合において単に読み出しをするときは5Vを出力し、リセットするときには8Vを出力することによって相関二重サンプリングと、電子シャッタのためのリセットを支障なく行うことができる。勿論、三値を適宜出力できるのであれば、図2に示す回路を必ずしも用いることは必要でない。

【0034】そして、電子シャッタ走査回路3はリセットする水平ラインを選択する信号を出力するだけでなく、垂直走査回路2によって読み出す水平ラインを選択する信号も出力するので、垂直走査回路2によって選択された水平ラインの信号の相関二重サンプリングのためのリセットが電子シャッタ走査回路3によって妨げられる虞れはない。

【0035】尚、イメージセンサ部の左右両側に設けるドライバとしてトライステートドライバではなく、普通のドライバを用い、垂直走査回路側のドライバと水平ラインとの間及び電子シャッタ走査回路側のドライバと水平ラインとの間それぞれにスイッチング手段を設けてこの2つのスイッチング手段を切換えて垂直走査回路側からの選択信号が水平ラインに入力されるようにしたり、電子シャッタ走査回路側からの選択信号が水平ラインに入力されるようにしたりすることも考えられる。しかし、このような固体撮像装置は、水平ラインに選択信号を印加する経路に介在する抵抗が大きくなり、高速性を得ることが難しいという欠点があるので、余り好ましいとはいえない。

【0036】また、イメージセンサ部の一方の側に垂直走査回路と電子シャッタ走査回路の両方を設け、垂直走査回路と電子シャッタ走査回路からの選択信号をロジックゲートで切換えてイメージセンサ部の水平ラインに入力するようにすることも考えられる。このようにすると、ドライバをイメージセンサ部の両側に設ける必要はなく片側にのみ設ければ良いのでドライバの数が少なく済むし、水平ラインに選択信号を印加する経路のインピーダンスは低くできるという利点を有する。しかし、このようにした場合、リセットする電圧を高くするこ

と、即ちトライステートレベルでの駆動をすることが難しくなる。やはり、図示した実施例の固体撮像装置によれば、比較的簡単に電子シャッタ機能を持つようにすることができるので好ましいといえる。

#### 【0037】

【発明の効果】請求項1の固体撮像装置は、垂直走査手段により現在選択されている水平ラインからシャッタ時間に対応した本数だけ垂直走査方向に離間した水平ラインを画素の信号をリセットするラインとして選択し、選択する水平ラインを上記垂直走査手段による切換速度と同じ速度で順次切換える電子シャッタ走査手段を設けたことを特徴とする。従って、請求項1の固体撮像装置によれば、現在読み出されている水平ラインよりもある時間後で読み出される水平ラインを電子シャッタ走査手段によりリセットすることができるので、リセット後垂直走査回路に読み出されるまでの期間に画素に蓄積された信号が読み出されるようにでき、電子シャッタ機能を持つことができる。

【0038】請求項2の固体撮像装置は、垂直走査手段及び上記電子シャッタ走査手段と各水平ラインとの間に第1、第2及び第3の三種類のレベルの信号を出力し得る三値ドライバを設けたことを特徴とする。従って、請求項2の固体撮像装置によれば、水平ラインが非選択の場合は例えば0Vの如く第1のレベル、水平ラインを読み出すために選択する場合は例えば5Vの如き第2のレベル、水平ラインをリセットすべく選択する場合は8Vの如き第3のレベルを三値ドライバによって水平ラインに与えることができるので、読み出し、電子シャッタに不可欠な非選択、選択、リセット動作を支障なく行うことができる。

【0039】請求項3の固体撮像装置は、請求項2の固体撮像装置において、電子シャッタ走査手段は電子シャッタのためリセットする水平ラインを選択する信号と、現在垂直走査手段によって選択されている水平ラインを選択する信号とを三値ドライバに出力するようにされていることを特徴とするものである。従って、請求項3の固体撮像装置によれば、電子シャッタ走査手段はリセットする水平ラインを選択する信号を出力するだけでなく、垂直走査手段によって読み出す水平ラインを選択する信号も出力するので、垂直走査手段によって選択された水平ラインの信号の相関二重サンプリングのためのリセットが電子シャッタ走査手段によって妨げられる虞れはない。

#### 【図面の簡単な説明】

【図1】(A)、(B)は本発明固体撮像装置の一つの実施例を示すもので、(A)は概略回路図、(B)はHブランキング期間の動作を示すタイムチャートである。

【図2】(A)、(B)はトライステートドライバ(三値ドライバ)の一例を説明するためのもので、(A)は回路図、(B)はタイムチャートである。





【図3】

出力回路部を示す回路図

